

# PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2002-341375

(43) Date of publication of application : 27.11.2002

(51)Int.Cl. G02F 1/1368  
G02F 1/1333  
G09F 9/30  
G09F 9/35  
H01L 21/336  
H01L 29/786

(21)Application number : 2001-142713

(71)Applicant : NEC CORP

(22) Date of filing : 14.05.2001

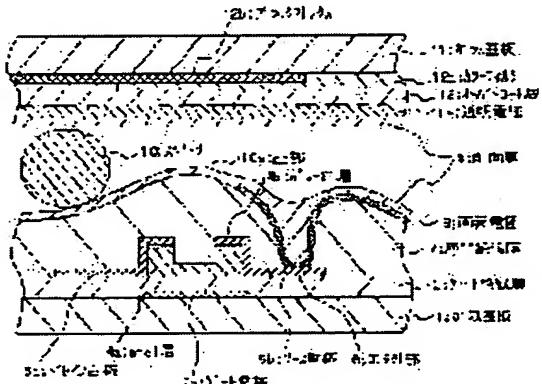
(72)Inventor : YASUDA YUKIYASU  
ITOIDA SATOSHI

(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE AND METHOD OF  
MANUFACTURING FOR THE SAME

**(57)Abstract:**

**PROBLEM TO BE SOLVED:** To provide an active matrix type liquid crystal display device which is capable of preventing the voltage holding defect of pixel electrode sections by suppressing the back gate effect by the charge-up of spacers in the upper parts of TFTs and a method of manufacturing for the same.

**SOLUTION:** Interlayer dielectrics 7 to be formed in the upper parts of the TFTs on an active matrix substrate consist of a laminated structure composed of a single layer of a photosensitive acrylic resin or a silicon nitride film and the photosensitive acrylic resin and the TFTs are exposed by using a gray tone mask to shield light, to transmit contact sections 6 and to semi-transmit other segments, by which projecting parts 16a are formed on the TFTs. Spacers 10 are moved in a direction where the spacers are parted from the TFTs by the slope of the projection parts in bonding counter substrates formed with color filters 12a, etc., across the spacers 10 or after bonding the same, by which the influence of the charge-up of the spacers are relieved and the off-leak current of the back channel sections is lowered.



---

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

**\* NOTICES \***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

**CLAIMS****[Claim(s)]**

[Claim 1] The active matrix liquid crystal indicating equipment characterized by forming heights in the field which laps with said a part of switching element at least in the active matrix liquid crystal indicating equipment which has the 1st substrate which has a switching element, and the 2nd substrate which counters said 1st substrate and is made to come to rival through a spacer.

[Claim 2] Said heights are active matrix liquid crystal displays according to claim 1 characterized by including the interlayer insulation film formed on said switching element.

[Claim 3] Said heights are active matrix liquid crystal displays according to claim 1 characterized by including the overcoat layer formed on said 2nd substrate.

[Claim 4] Said heights are active matrix liquid crystal displays according to claim 1 characterized by consisting of heights containing the interlayer insulation film formed on said switching element, and heights containing the overcoat layer formed on said 2nd substrate.

[Claim 5] The active matrix liquid crystal display according to claim 1 to 4 characterized by forming said heights so that the level difference of the pars basilaris ossis occipitalis of said heights and a crowning may become smaller [ 1 micrometers or more of abbreviation ] than the diameter of said spacer.

[Claim 6] The active matrix liquid crystal display according to claim 1 to 5 with which the ramp of said heights is characterized by having covered said whole switching element.

[Claim 7] Said heights are active matrix liquid crystal displays according to claim 1 to 6 characterized by consisting of a photosensitive organic compound insulator.

[Claim 8] Said heights are active matrix liquid crystal displays according to claim 1 to 6 characterized by consisting of a cascade screen of an inorganic insulator layer and a photosensitive organic compound insulator.

[Claim 9] Said switching element is an active matrix liquid crystal display according to claim 1 to 8 characterized by consisting of a thin film transistor of reverse stagger structure.

[Claim 10] In the manufacture approach of an active matrix liquid crystal display of having the 1st substrate which has a switching element, and the 2nd substrate which counters said 1st substrate and is made coming to rival through a spacer Heights are formed in the field which laps with said a part of switching element at least. In the case of the lamination of said 1st substrate and said 2nd substrate Or the manufacture approach of the active matrix liquid crystal display characterized by moving said spacer in the direction separated from said switching element by the inclination of said heights after lamination.

[Claim 11] The manufacture approach of the active matrix liquid crystal display according to claim 10 characterized by forming said heights in the interlayer insulation film on said switching element at least.

[Claim 12] The manufacture approach of the active matrix liquid crystal display according to claim 10 characterized by forming said heights in the overcoat layer on said 2nd substrate at least.

[Claim 13] The manufacture approach of the active matrix liquid crystal display according to claim 10 characterized by forming said heights in the overcoat layer on the interlayer insulation film on said

switching element, and said 2nd substrate at least.

[Claim 14] The manufacture approach of the active matrix liquid crystal display according to claim 11 or 13 characterized by forming heights and a contact hole by one exposure using the gray tone mask which faces forming said heights in said interlayer insulation film, shades said switching element field, penetrates the contact section of the source drain electrode formed on this switching element, and the pixel electrode formed through said interlayer insulation film, and penetrates other parts with predetermined permeability.

[Claim 15] The manufacture approach of the active matrix liquid crystal display according to claim 10 to 14 characterized by forming said heights so that the level difference of the pars basilaris ossis occipitalis of said heights and a crowning may become smaller [ 1 micrometers or more of abbreviation ] than the diameter of said spacer.

[Claim 16] The manufacture approach of the active matrix liquid crystal display according to claim 10 to 15 characterized by forming said heights so that the ramp of said heights may cover said whole switching element.

[Claim 17] The manufacture approach of the active matrix liquid crystal display according to claim 10 to 16 characterized by forming said heights by the photosensitive organic compound insulator.

[Claim 18] The manufacture approach of the active matrix liquid crystal display according to claim 10 to 16 characterized by forming said heights by the cascade screen of an inorganic insulator layer and a photosensitive organic compound insulator.

[Claim 19] Said switching element is the manufacture approach of the active matrix liquid crystal display according to claim 10 to 18 characterized by consisting of a thin film transistor of reverse stagger structure.

---

[Translation done.]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DETAILED DESCRIPTION

## [Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the active matrix liquid crystal indicating equipment which can be reduced and its manufacture approach of the off leakage current in a thin film transistor (TFT:Thin Film Transistor) about the manufacture approach of an active matrix liquid crystal indicating equipment.

[0002]

[Description of the Prior Art] In recent years, development of the active matrix liquid crystal display using TFT as a switching element of a liquid crystal display is furthered. This active matrix liquid crystal display The active-matrix substrate and color filter with which gate wiring, drain wiring, TFT, a pixel electrode, etc. were formed, Liquid crystal is \*\*\*\*(ed) between the opposite substrates with which the black matrix etc. was formed. The direction of orientation of a liquid crystal molecule is controlled by the electrical potential difference impressed to inter-electrode [ which was prepared in inter-electrode / which was prepared in each of a active-matrix substrate and an opposite substrate /, or a active-matrix substrate / two or more ], it is made to rotate or change and the amount of transparency of light is controlled by each pixel.

[0003] Moreover, as TFT, when a semi-conductor layer is formed on a active-matrix substrate, the order stagger structure which has arranged the gate electrode to the semi-conductor layer up side, and has arranged the source / drain electrode to the down side, and the reverse stagger structure where a gate electrode is in the bottom and the source / drain electrode is arranged through a semi-conductor layer at the bottom are known, and reverse stagger structure is adopted widely conventionally. Here, the active matrix liquid crystal display of the conventional reverse stagger structure is briefly explained with reference to drawing 10.

[0004] As shown in drawing 10, the n+a-Si layer in which the conventional active-matrix substrate contains comparatively many island-like amorphous silicon layer (it is hereafter described as a-Si layer) 4a and n mold impurities which gate electrode 2a is formed on a glass substrate 1, and serve as a semi-conductor layer of TFT through gate dielectric film 3 on it is prepared. And a part of n+a-Si layer 4b and a-Si layer 4a are removed, the channel section is formed, drain electrode 5a and source electrode 5b are formed on n+a-Si layer 4b of the both sides, and the interlayer insulation film 7 with which flattening etc. carries out a substrate front face is formed on it. Furthermore, the interlayer insulation film 7 on source electrode 5b is removed, the contact section 6 is formed, and the pixel electrode 8 which consists of transparency electric conduction film, such as ITO (Indium Thin Oxide), is formed in each pixel and the contact section 6.

[0005] On the other hand, color filter 12a of RGB each color and black matrix 12b are formed on a glass substrate 11, the transparent electrode 14 which consists of ITO through the overcoat layer 13 is formed on it at the opposite substrate side, the orientation film 9 is applied to the field where both substrates counter, and orientation processing is performed in the predetermined direction. And both substrates intervene the spacer 10 which forms a gap, and are stretched, it is poured in, the closure of the liquid

crystal-is carried out to the clearance between both substrates, and the active matrix liquid crystal display is formed in it.

[0006]

[Problem(s) to be Solved by the Invention] Thus, in order to make the gap between a active-matrix substrate and an opposite substrate into homogeneity, both substrates are made to rival through the spacer 10 of a fixed configuration in an active matrix liquid crystal indicating equipment, but generally, a active-matrix substrate is an interlayer insulation film 7, and since flattening is carried out in the overcoat layer 13, when an opposite substrate makes both substrates rival, it cannot specify the location in which a spacer 10 is arranged. Therefore, when the spacer 10 has been arranged in the TFT upper part, there is a problem that off leakage current will occur in the back channel section of TFT by the charge up of a spacer 10, and TFT will become a lifting and a poor display about malfunction.

[0007] Then, in order to control the off leakage current of the back channel section resulting from the charge up of a spacer, the method of removing the spacer 10 of the TFT upper part is indicated by JP,63-221322,A. The active matrix liquid crystal display concerning this point \*\* is explained with reference to drawing 11. Drawing 11 is the sectional view showing typically a part of manufacture approach of a active-matrix substrate given [ above-mentioned ] in an official report.

[0008] Gate electrode 2a which carried out the laminating of Cr and the Mo is formed on a glass substrate 1, a-Si layer 4a is arranged through gate dielectric film 3 on it, the source drain electrodes 5a and 5b which carried out the laminating of Cr layer and the aluminum layer to n+a-Si layer 4b further estrange the active-matrix substrate concerning the above-mentioned conventional example, and it is formed. And the interlayer insulation film 7 is formed on TFT, and the light-shielding film 21 which consists of Cr which shades further so that an extraneous light may not carry out incidence to a channel field is formed on the channel field of TFT.

[0009] And although homogeneity is made to distribute a spacer 10, the orientation film 9 on TFT will be exposed if it exposes after that using the photo mask 20 with which light penetrates only a TFT field and it is removed by development while forming the photosensitive orientation film 9 in the upper part of an interlayer insulation film 7 as shown in drawing 11 (a) In that case, the spacer 10 on TFT is also removed by coincidence and a active-matrix substrate as shown in drawing 11 (b) is formed.

[0010] Thus, the OFF leakage current of the back channel section by the charge up of a spacer 10 can be controlled, being able to remove only the spacer 10 located in the TFT upper part by removing the spacer 10 covered with the orientation film 9 of the TFT upper part, and maintaining the gap between substrates, while distributed spreading of a spacer 10 is performed to formation and coincidence of the orientation film 9 and exposure and development remove the orientation film 9 of the TFT upper part. However, by the above-mentioned approach, the orientation film 9 of the TFT upper part will be removed, and the problem of it becoming impossible to control the liquid crystal orientation of a TFT part will arise. Moreover, if this part that cannot carry out orientation control is made into the structure covered by a light-shielding film etc., decline in a numerical aperture will pose a problem shortly.

[0011] Moreover, although control of the off leakage current of the back channel section is not the purpose, the approach of controlling the location of a spacer is indicated by JP,2000-258800,A. This technique is explained with reference to drawing 12. As shown in drawing 12, gate electrode 2a, gate dielectric film 3, and a-Si layer 4a are formed on a glass substrate 1, and, as for the technique given [ above-mentioned ] in an official report, the source drain electrodes 5a and 5b are formed in the both sides of a channel field. Moreover, an interlayer insulation film 7 is formed in the upper layer, and the rectangle-like projection 22 is formed near the TFT field on an interlayer insulation film 7.

[0012] Thus, by forming projection 22 near the TFT field, it can prevent that a spacer 10 moves to a light transmission field with vibration or an impact, optical leakage can be decreased, and improvement in display quality can be aimed at. However, it cannot prevent that a spacer 10 is arranged in the TFT upper part, but will be hard coming to move the spacer 10 on TFT by projection 22 by the above-mentioned approach rather.

[0013] This invention is made in view of the above-mentioned trouble, and the main purpose controls the backgate effectiveness by the charge up of the spacer of the TFT upper part, and is to offer the active

matrix liquid crystal display which can prevent poor electrical-potential-difference maintenance of the pixel polar zone, and its manufacture approach.

[0014]

[Means for Solving the Problem] In order to attain the above-mentioned purpose, this invention counters the 1st substrate which has a switching element, and said 1st substrate, and heights are formed in the field which laps with said a part of switching element at least in the active matrix liquid crystal indicating equipment which has the 2nd substrate made to come to rival through a spacer.

[0015] In this invention, said heights can be considered as the configuration containing the interlayer insulation film formed on said switching element.

[0016] Moreover, in this invention, said heights can also be considered as the configuration containing the overcoat layer formed on said 2nd substrate.

[0017] Moreover, in this invention, said heights can also be considered as the configuration which consists of heights containing the interlayer insulation film formed on said switching element, and heights containing the overcoat layer formed on said 2nd substrate.

[0018] Moreover, in this invention, it can also consider as the configuration in which said heights are formed so that the level difference of the pars basilaris ossis occipitalis of said heights and a crowning may become smaller [ 1 micrometers or more of abbreviation ] than the diameter of said spacer.

[0019] Moreover, in this invention, the ramp of said heights can also consider as the configuration which has covered said whole switching element.

[0020] Moreover, in this invention, said heights can also be considered as the configuration which becomes since it consists of a photosensitive organic compound insulator or a cascade screen of an inorganic insulator layer and a photosensitive organic compound insulator.

[0021] Moreover, as for said switching element, in this invention, it is desirable to consist of a thin film transistor of reverse stagger structure.

[0022] In the manufacture approach of an active matrix liquid crystal display of having the 2nd substrate which the manufacture approach of this invention counters the 1st substrate which has a switching element, and said 1st substrate, and is made coming to rival through a spacer Heights are formed in the field which laps with said a part of switching element at least, and it is made to move in the direction which separates said spacer from said switching element by the inclination of said heights after the lamination in the case of the lamination of said 1st substrate and said 2nd substrate.

[0023] In this invention, said heights can be considered as the configuration which forms in the interlayer insulation film on said switching element at least.

[0024] Moreover, in this invention, said heights can also be considered as the configuration which forms in the overcoat layer on said 2nd substrate at least.

[0025] Moreover, in this invention, said heights can also be considered as the configuration which forms in the overcoat layer on the interlayer insulation film on said switching element, and said 2nd substrate at least.

[0026] Moreover, in this invention, it is desirable to form heights and a contact hole by one exposure using the gray tone mask which faces to form said heights in said interlayer insulation film, shades said switching element field, penetrates the contact section of the source drain electrode formed on this switching element and the pixel electrode formed through said interlayer insulation film, and penetrates other parts with predetermined permeability.

[0027] Thus, by according to the configuration of this invention, forming in convex [ gently-sloping ] the overcoat layer formed in the interlayer insulation film or opposite substrate formed in a active-matrix substrate so that it may become thick in the field in which a thin film transistor is formed It can be made to move so that the spacer sprinkled by the thin film transistor upper part may be separated from a thin film transistor, after making it rival in case both substrates are made to rival through a spacer or. The OFF leakage current of the back channel section resulting from the charge up of a spacer can be reduced.

[0028]

[Embodiment of the Invention] The active matrix liquid crystal display concerning this invention In the

gestalt of desirable 1 operation, the interlayer insulation film formed in the TFT upper layer of a active-matrix substrate By exposing using the gray tone mask which considers as the laminated structure which carried out the laminating of the photosensitive acrylic resin on the monolayer of photosensitive acrylic resin, or a silicon nitride, shades a TFT field, penetrates the contact section, and half-penetrates other parts On TFT, form in convex [ which has a crowning / gently-sloping ], and a spacer is minded. After making it rival in case the opposite substrate with which a color filter, a black matrix, etc. are formed is made to rival or By the convex ramp, it is made to move in the direction which separates a spacer from TFT, the effect of the charge up of a spacer is eased, and reduction of the off leakage current of the back channel section is aimed at.

[0029]

[Example] The gestalt of operation of above-mentioned this invention is explained with reference to a drawing about the example of this invention that it should explain to a detail further.

[0030] [Example 1] The active matrix liquid crystal display concerning the 1st example of this invention and its manufacture approach are first explained with reference to drawing 1 thru/or drawing 5.

Drawing 1 is drawing showing the structure of the active matrix liquid crystal display concerning the 1st example, and is a sectional view in the A-A' line of drawing 2 . Drawing 2 is the top view showing the structure of the active-matrix substrate concerning the 1st example. Moreover, drawing 3 and drawing 4 are the sectional views showing typically a part of manufacture approach of an active matrix liquid crystal display, and drawing 5 is the sectional view showing other configurations of this example.

[0031] First, with reference to drawing 1 and drawing 2 , the structure of the channel dirty mold active-matrix liquid crystal display of this example is explained. It is formed in the direction in which a active-matrix substrate and the gate wiring 2 and the drain wiring 5 cross at right angles mutually, a thin film transistor (TFT) 4 is arranged as a switching element near the intersection of the gate wiring 2 and the drain wiring 5, and the source drain electrodes 5a and 5b are connected to the both sides of the back channel section of TFT4. And on TFT4 and source drain electrode 5a, and 5b, it is formed so that the interlayer insulation film 7 which is the description part of this example may become thick in the TFT4 upper part. And the interlayer insulation film 7 on source electrode 5b is removed, the contact section 6 is formed, and the pixel electrode 8 is arranged in the contact section 6 and a pixel field.

[0032] Moreover, black matrix 12b which shades the light which carries out incidence to color filter 12a for performing color display of RGB each color on a glass substrate 11, TFT of a active-matrix substrate, and wiring is formed, and the transparent electrode 14 which consists of ITO through the overcoat layer 13 is formed on it at the opposite substrate which counters a active-matrix substrate. And with the structure of this example, although the orientation film 9 is formed in the opposed face side of both substrates and both substrates are stretched through a spacer 10, since the interlayer insulation film 7 on TFT is formed thickly and heights 16a is prepared, the spacer 10 sprinkled by the TFT upper part moves to the field (drawing left) where a gap is large. And liquid crystal is \*\*\*\*(ed) by this gap and a liquid crystal display is formed.

[0033] Next, the manufacture approach of the active matrix liquid crystal display of the above-mentioned structure is explained with reference to drawing 3 and drawing 4 . in addition, the thing which shows the production process of a single string [ drawing 4 / drawing 3 and ] -- it is -- the convenience top part Fig. of a plot -- it carries out. First, as shown in drawing 3 (a), TFT4 is formed using a general process. After using a spatter and specifically depositing Cr in about 200nm thickness on a glass substrate 1, pattern NINGU is carried out using a well-known lithography technique and an etching technique, and gate electrode 2a is formed. Then, the sequential deposition of a-Si layer 4a and n+a-Si layer 4b which become the semi-conductor layer of about 500nm and TFT4 about the gate dielectric film 3 which consists of a silicon nitride using a CVD method, for example is carried out by thickness (300nm and about 50nm), respectively, pattern NINGU of a-Si layer 4a and the n+a-Si layer 4b is carried out, and an island-like TFT field is formed.

[0034] Next, as shown in drawing 3 (b), Cr is deposited in about 150nm thickness using a spatter, a resist pattern 15 is formed on it, pattern NINGU of the Cr is carried out using the dry etching method, and the drain wiring 5 and the source drain electrodes 5a and 5b are formed. Then, a part of n+a-Si layer

4b and a-Si layer 4a are removed, and channel etching is performed so that the channel field across which it faced by drain electrode 5a and source electrode 5b may be exposed. This channel etching can be performed on etching gas flow rate 500sccm, the gas pressure of 20Pa, and about [ RF power 600W ] conditions, it digs deep by Mr. about 100nm Fukashi from a front face, and etching is ended.

[0035] And by this example, although a resist pattern 15 is removed and an interlayer insulation film 7 is deposited all over a substrate, as shown in drawing 3 (c), the viscosity of an interlayer insulation film 7, spreading conditions, and exposure conditions are set up so that the thickness of an interlayer insulation film 7 may become large in the TFT upper part. After viscosity specifically applies as an interlayer insulation film 7 using the photosensitive acrylic resin which is 5 - 15 Pa-s extent on a rotational frequency 1000 - 2000rpm, and the conditions for 10 - 20 seconds, it calcinates at the temperature of about 220 degrees C for about 1 hour, and the interlayer insulation film 7 of about 2.5-3.5 micrometers of thickness is formed.

[0036] Then, in that case, although exposed using a GHI line, the gray tone mask 18 with which transreflective field 17b was formed in the TFT upper part on protection-from-light field 17a and the contact section 6 at the field of transparency field 17c and others is used so that heights 16a which has a moderate inclination may be formed in a TFT field and a contact hole may be formed in the contact section 6 of source electrode 5b. If development is performed after exposing with this gray tone mask 18, since the TFT field is not exposed, an interlayer insulation film 7 remains as it is, will carry out film decrease of other fields some of, and will become thin, and the contact hole where the contact section 6 reaches source electrode 5b will be formed. Then, if it heat-treats at predetermined temperature, heights 16a which has a gently-sloping inclination will be formed in the TFT upper part.

[0037] In addition, if it becomes easy to disconnect the pixel electrode 8 which formation of a contact hole will become difficult or will be formed after that if the thickness of an interlayer insulation film 7 is too thick and the thickness of an interlayer insulation film 7 is too thin Since it becomes impossible to form on TFT heights 16a which has a moderate inclination, It is necessary to adjust suitably the spreading thickness of an interlayer insulation film 7, and the level difference of a flat part and heights 16a, and according to the experiment of an invention-in-this-application person For example, if it sets up so that the level difference of heights 16a may become smaller [ 1 micrometers or more of abbreviation ] than the diameter of a spacer 10, it will check that a spacer 10 can be moved certainly. Moreover, if it forms so that an inclination field may extend to source drain electrode 5a and 5b edge, the effect of the charge up of a spacer 10 can be controlled even on satisfactory level.

[0038] In addition, although heights 16a and a contact hole were formed by one exposure using the gray tone mask 18 in the above-mentioned explanation, the approach of irradiating the light of an amount small in addition to a TFT field to exposure by the 1st exposure in 2 steps, and irradiating the light of the amount which can penetrate a contact hole only in the contact section 6 by the 2nd exposure may be used. Moreover, as an interlayer insulation film 7, it is good also as monolayer structure of organic interlayer films, such as photosensitive acrylic resin, and good also as a laminated structure of inorganic interlayer films, such as a silicon nitride, and an organic interlayer film.

[0039] Then, as shown in drawing 4 (a), the pixel electrode 8 which consists of transparent electrodes, such as ITO, is formed by about 40nm thickness, and each pixel electrode 8 and source electrode 5b are connected in the contact section 6. And the orientation film 9 is applied on it and orientation processing is performed in the predetermined direction.

[0040] On the other hand, on a glass substrate 11, the opposite substrate which counters a TFT substrate as shown in drawing 4 (b) makes color filter 12a of RGB each color correspond to each pixel, and is formed, black matrix 12b is formed in the location corresponding to TFT of a active-matrix substrate, and wiring, the transparent electrode 14 which consists of ITO through the overcoat layer 13 is formed on it, the orientation film 9 is applied on it, and orientation processing is performed in the predetermined direction.

[0041] And both substrates are made to rival after sprinkling the spacer 10 which consists of a minerals particle with a diameter of 4-5 micrometers, for example. Then, by this example, although a spacer 10 may be arranged at random on a substrate and a spacer 10 may be arranged in the condition of having

sprinkled also in the TFT upper part, since heights 16a is formed in the interlayer insulation film 7 of the TFT upper part, in case it is the lamination of a substrate, the spacer 10 of the TFT upper part moves toward a part with a large gap ( drawing 4 (b) the direction of an arrow head) along the inclination of heights 16a. Then, liquid crystal is poured into the gap of both substrates, and the active matrix liquid crystal display of this example is completed.

[0042] Thus, since the spacer 10 sprinkled on TFT by forming so that it may be thick and may become convex about the interlayer insulation film 7 of the back channel upper part of TFT4 can be moved in the direction which separates from TFT using exposure of the gray tone mask 18 or multiple times according to the active matrix liquid crystal display and the manufacture approach of this example, the effect of the charge up of a spacer 10 is eased, and it becomes possible to control the OFF leakage current of the back channel section. Moreover, it cannot move in the direction in which a spacer 10 approaches TFT also by the vibration after lamination, and the impact, and degradation of the engine performance of a liquid crystal display can be prevented.

[0043] In addition, although this example explained the liquid crystal display which has the channel dirty mold TFT of reverse stagger structure, this invention is not limited to the above-mentioned example, and can be applied also to the liquid crystal display of a channel protection mold as shown in drawing 5 , and the liquid crystal display which has TFT of order stagger structure. Moreover, in order to control the migration direction of a spacer 10, a slot can also be formed in a radial from the crowning of heights 16a, and a spacer 10 can be certainly moved towards desired by moving a spacer 10 by considering this slot as a guide.

[0044] The structure and the manufacture approach of an active matrix liquid crystal display concerning [an example 2], next the 2nd example of this invention are explained with reference to drawing 2 and drawing 6 thru/or drawing 8 . Drawing 6 is the sectional view showing the structure of the active matrix liquid crystal indicating equipment concerning the 2nd example, and drawing 7 and drawing 8 are the process sectional views showing typically a part of manufacture approach of an active matrix liquid crystal indicating equipment. In addition, this example is characterized by forming heights in an opposite substrate side.

[0045] First, if the structure of the active matrix liquid crystal indicating equipment of this example is explained with reference to drawing 2 and drawing 6 , TFT4 is arranged by the active-matrix substrate the gate wiring 2, the drain wiring 5, and near [ its ] the intersection, and the source drain electrodes 5a and 5b are connected to it at TFT4. And by this example, although an interlayer insulation film 7 is formed on TFT4 and source drain electrode 5a, and 5b, in order not to form heights in a active-matrix substrate, it is considering as the flat configuration. And the interlayer insulation film 7 on source electrode 5b is removed, the contact section 6 is formed, and the pixel electrode 8 is arranged in the contact section 6 and a pixel field.

[0046] On the other hand, color filter 12a and black matrix 12b are formed on a glass substrate 11, on it, it is formed so that the overcoat layer 13 which is the description part of this example may become thick in the part which counters TFT4, and the transparent electrode 14 which consists of ITO is further formed in the opposite substrate at the upper layer. And with the structure of this example, although the orientation film 9 is formed in the opposed face side of both substrates and both substrates are stretched through a spacer 10, since the overcoat layer 13 of the part which counters TFT is formed thickly and heights 16b is prepared, the spacer 10 sprinkled by the TFT upper part moves to the field where a gap is large. And liquid crystal is \*\*\*\*(ed) by this gap and the liquid crystal display is formed.

[0047] Next, the manufacture approach of the active matrix liquid crystal display of the above-mentioned structure is explained with reference to drawing 7 and drawing 8 . in addition, the thing which shows the production process of a single string [ drawing 8 / drawing 7 and ] -- it is -- the convenience top part Fig. of a plot -- it carries out. Like the 1st above mentioned example, on a glass substrate 1, use a spatter and Cr is deposited in about 200nm thickness. After that the gate dielectric film 3 which carries out pattern NINGU, forms gate electrode 2a, and consists of a silicon nitride using a CVD method About 500nm, The sequential deposition of a-Si layer 4a and n+a-Si layer 4b used as the semi-conductor layer of TFT4 is carried out by thickness (300nm and about 50nm), respectively, pattern

NINGU of a-Si layer 4a and the n+a-Si layer 4b is carried out, and an island-like TFT field is formed (refer to drawing 7 (a)).

[0048] Next, for example, Cr is deposited in about 150nm thickness using a spatter, it carries out pattern NINGU, using as a mask the resist pattern 15 formed on it, and the drain wiring 5 and the source drain electrodes 5a and 5b are formed. Then, a part of n+a-Si layer 4b and a-Si layer 4a are removed, and channel etching is performed (refer to drawing 7 (b)). And after removing a resist pattern 15, depositing the interlayer insulation film 7 of the laminated structure of inorganic interlayer films, such as a monolayer of organic interlayer films, such as photosensitive acrylic resin, or a silicon nitride, and an organic interlayer film all over a substrate and removing the interlayer insulation film 7 of the contact section 6, the pixel electrode 8 which consists of transparent electrodes, such as ITO, is formed (refer to drawing 7 (c)).

[0049] On the other hand, as shown in drawing 8 (a), after making color filter 12a of RGB each color correspond to each pixel and forming it on a glass substrate 11 at an opposite substrate, black matrix 12b is formed in the location corresponding to TFT of a active-matrix substrate, and wiring. And although the overcoat layer 13 which consists of photosensitive acrylic resin, a photosensitive epoxy resin, etc. is formed on it, in this example, it is characterized by forming so that the thickness of the part corresponding to TFT of a active-matrix substrate may become thick.

[0050] Heights 16b is formed in the part which counters TFT by shading the part corresponding to TFT, after applying the overcoat layer 13 by predetermined thickness with a spin coat method, and specifically performing development and heat-treatment, after exposing with the quantity of light which remains to some extent using the photo mask which other parts penetrate, without removing the overcoat layer 13 of a transparency field completely. In addition, it is desirable to make it the inclination part of heights 16b spread to source drain electrode 5a and 5b edge, and if the gray tone mask in which the transreflective field was formed between the protection-from-light field and the transparency field is used, an inclination part can be formed more correctly. Moreover, if the level difference of the flat part of the overcoat layer 13 and heights 16b is set up so that it may become smaller [ 1 micrometers or more of abbreviation ] than the diameter of a spacer 10, it can move a spacer 10 certainly.

[0051] Then, as shown in drawing 8 (b), the transparent electrode 14 which consists of ITO through the overcoat layer 13 is formed, the orientation film 9 is applied on it, and orientation processing is performed in the predetermined direction.

[0052] and -- for example, the spacer 10 which consists of a minerals particle with a diameter of 4-5 micrometers is sprinkled, and a active-matrix substrate and an opposite substrate are countered -- as (the opposite substrate of drawing 8 (b) is made into a vertical upside-down, and it is made to rival) -- Although a spacer 10 may be arranged at random on a substrate and a spacer 10 may be arranged in the condition of having sprinkled also in the TFT upper part In this example, since heights 16b is formed in the overcoat layer 13 of the TFT upper part, in case it is the lamination of a substrate, the spacer 10 of the TFT upper part moves toward a part with a large gap along the inclination of heights 16b, and will be in the condition that it is shown in drawing 8 (c). Then, liquid crystal is poured into the gap of both substrates, and the active matrix liquid crystal display of this example is completed.

[0053] Thus, since the spacer 10 sprinkled on TFT by forming so that it may be thick and may become convex about the overcoat layer 13 of the part corresponding to TFT of an opposite substrate can be moved in the direction which separates from TFT according to the active matrix liquid crystal indicating equipment and the manufacture approach of this example, the effect of the charge up of a spacer 10 is eased, and it becomes possible to control the OFF leakage current of the back channel section. Moreover, it cannot move in the direction in which a spacer 10 approaches TFT also by the vibration after lamination, and the impact, and degradation of the engine performance of a liquid crystal display can be prevented.

[0054] In addition, although drawing 6 thru/or drawing 8 explained the liquid crystal display which has TFT of a channel dirty mold, it is applicable also like a channel protection mold or the liquid crystal display of order stagger structure like the 1st above mentioned example.

[0055] The structure of the active matrix liquid crystal display concerning [an example 3], next the 3rd

example of this invention is explained with reference to drawing 9. Drawing 9 is the sectional view showing the structure of the active matrix liquid crystal display concerning the 3rd example. In addition, this example is characterized by forming heights in the both sides of a active-matrix substrate and an opposite substrate.

[0056] As shown in drawing 9, the active-matrix substrate of this example Gate electrode 2a which consists of Cr on a glass substrate 1 like the 1st above mentioned example, The gate dielectric film 3 which consists of a silicon nitride, island-like a-Si layer 4a and n+a-Si layer 4b, and the source drain electrodes 5a and 5b which consist of Cr are formed, a part of n+a-Si layer 4b and a-Si layer 4a are removed, and the channel section is formed. And on it, the interlayer insulation film 7 which has TFT convex section 16a is formed.

[0057] Moreover, color filter 12a and black matrix 12b are formed on a glass substrate 11, the overcoat layer 13 which has heights 16b is formed in the location which counters on it at heights 16a of an interlayer insulation film 7, and the transparent electrode 14 which consists of ITO is formed on it at the opposite substrate. And the orientation film 9 is formed in the opposed face side of both substrates, and orientation processing is performed.

[0058] And although both substrates are stretched through a spacer 10, with the structure of this example, the interlayer insulation film 7 and the overcoat layer 13 of a TFT part are formed thickly, a gap is small and the spacer 10 sprinkled by the TFT upper part has structure which is easy to move to the field where a gap is large. Therefore, since a spacer 10 can be certainly moved in the direction which separates from TFT, the effect of the charge up of a spacer 10 is eased, and it becomes possible from the 1st and 2nd above mentioned examples to control the OFF leakage current of the back channel section.

[0059] In addition, although each above-mentioned example explained the active matrix liquid crystal indicating equipment of the structure which forms a color filter in an opposite substrate, this invention is not limited to the above-mentioned example, and can be applied also to the CFonTFT structure which forms a color filter in a active-matrix substrate side.

[0060]

[Effect of the Invention] As explained above, according to the active matrix liquid crystal indicating equipment and its manufacture approach of this invention, the effectiveness that the OFF leakage current of the back channel section resulting from the charge up of a spacer can be reduced is acquired.

[0061] After making the reason rival in case it makes both substrates rival through a spacer by forming the overcoat layer formed in the interlayer insulation film or opposite substrate formed in a active-matrix substrate so that it may become thick in the field in which TFT is formed or, it is because it can be made to be able to move so that the spacer sprinkled by the TFT upper part may be separated from TFT and the effect of the charge up of a spacer can be eased.

---

[Translation done.]

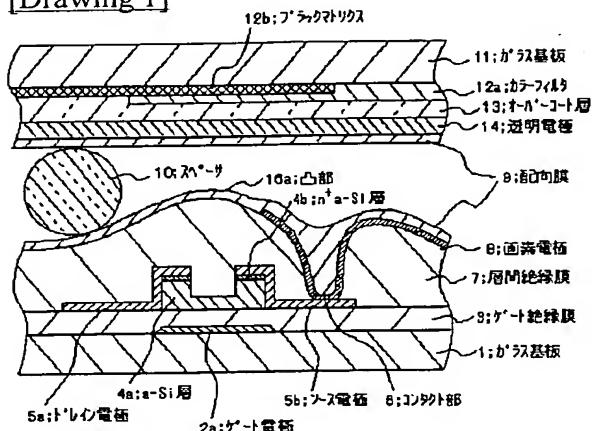
## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

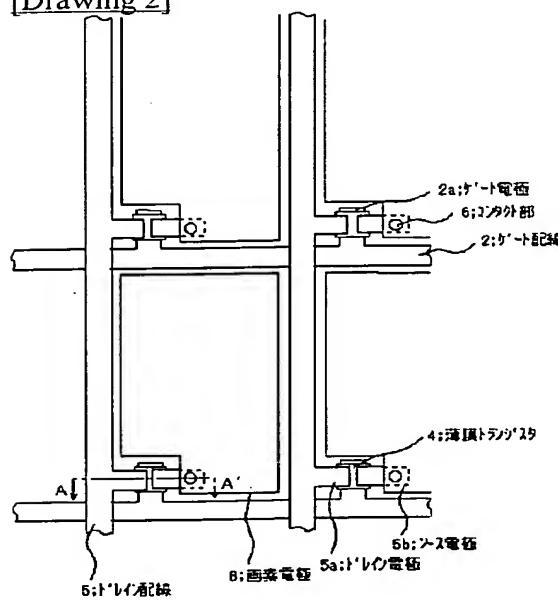
1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

## DRAWINGS

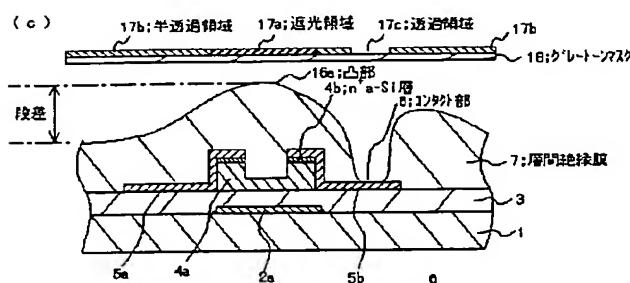
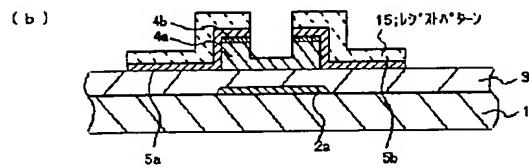
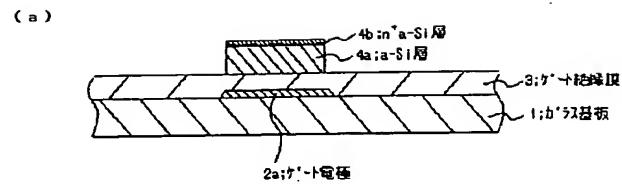
[Drawing 1]



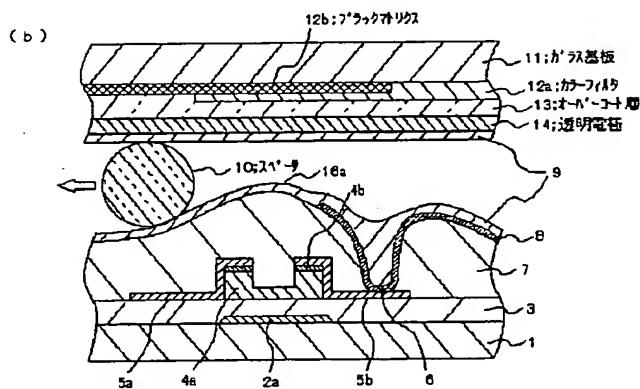
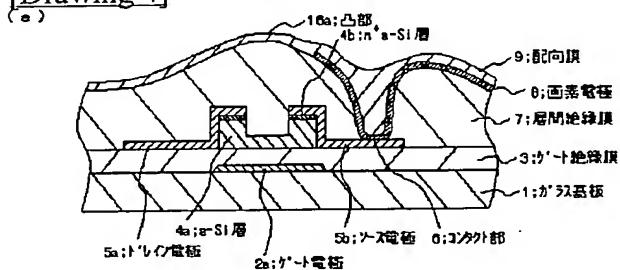
[Drawing 2]



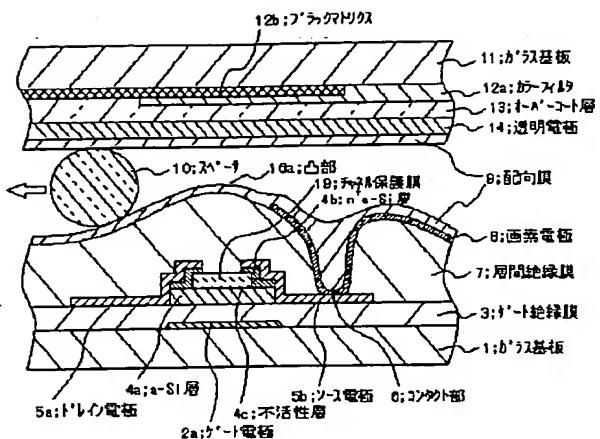
[Drawing 3]



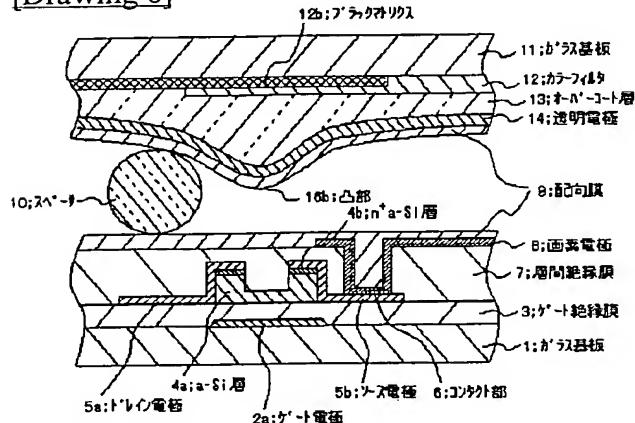
[Drawing 4]



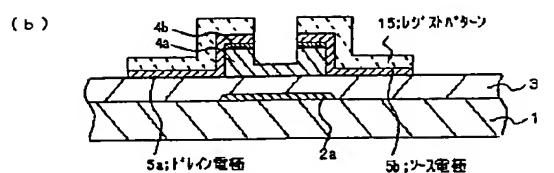
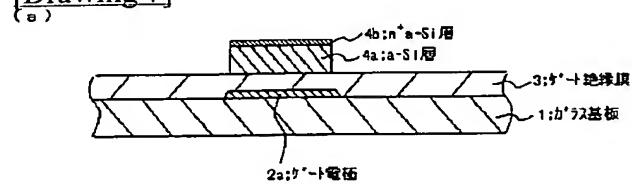
[Drawing 5]



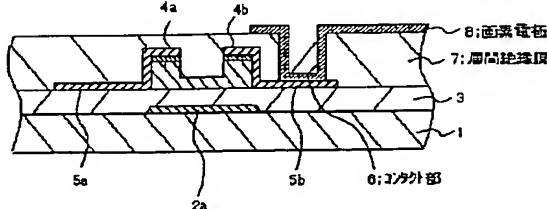
[Drawing 6]



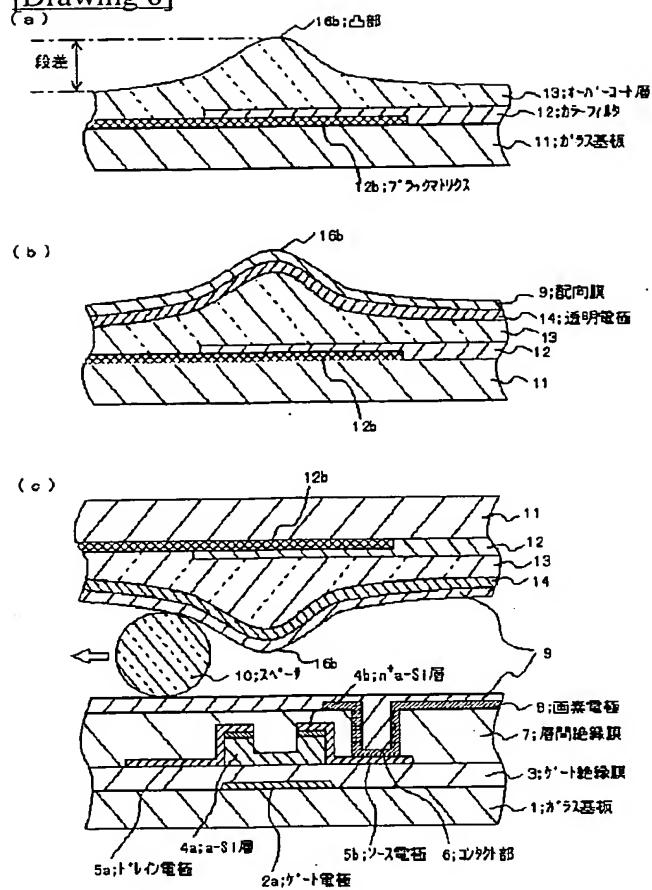
[Drawing 7]



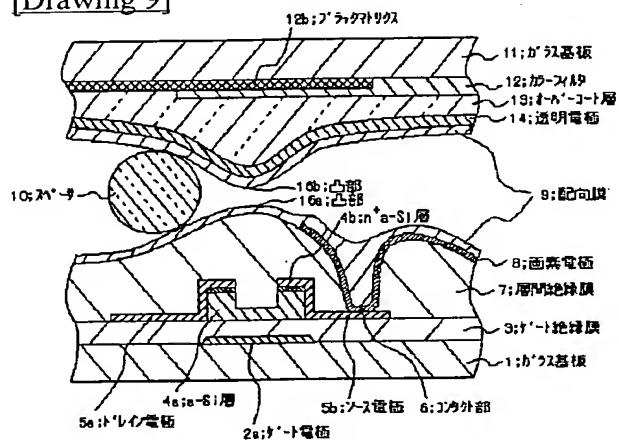
(c)



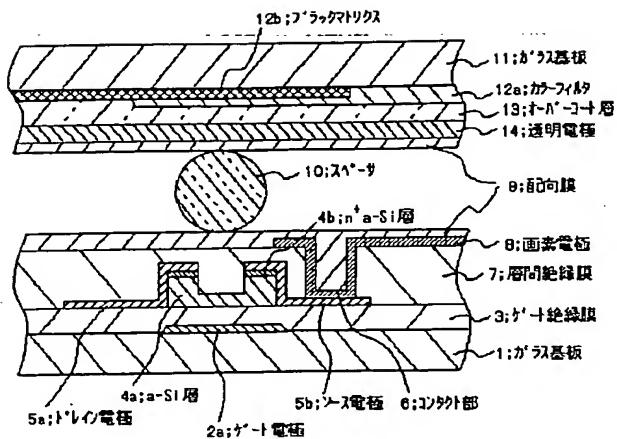
[Drawing 8]



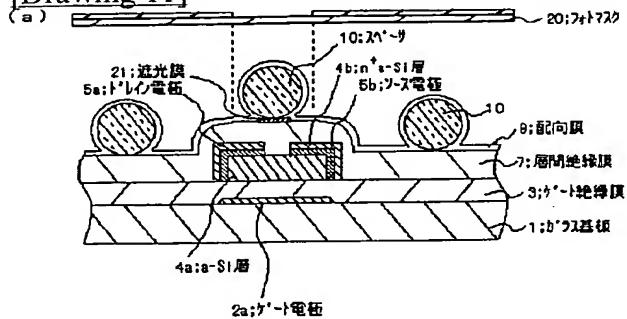
[Drawing 9]



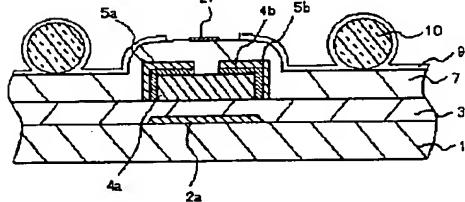
[Drawing 10]



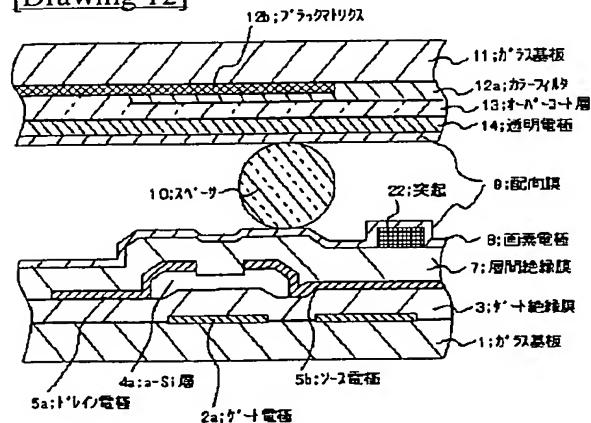
[Drawing 11]



(b)



[Drawing 12]



[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-341375

(P2002-341375A)

(43)公開日 平成14年11月27日(2002.11.27)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テマコード(参考)
G 02 F 1/1368		G 02 F 1/1368	2 H 0 9 0
	1/1333 5 0 5	1/1333 5 0 5	2 H 0 9 2
G 09 F 9/30	3 2 0	G 09 F 9/30	3 2 0 5 C 0 9 4
	3 3 8		3 3 8 5 F 1 1 0
	3 4 8		3 4 8 A

審査請求 未請求 請求項の数19 O.L (全12頁) 最終頁に続く

(21)出願番号 特願2001-142713(P2001-142713)

(22)出願日 平成13年5月14日(2001.5.14)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 安田 亨寧

東京都港区芝五丁目7番1号 日本電気株式会社内

(72)発明者 井樋田 哲史

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100114672

弁理士 宮本 恵司

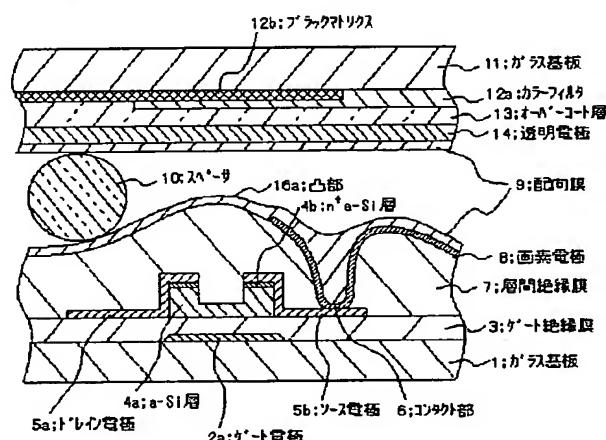
最終頁に続く

(54)【発明の名称】 アクティブマトリクス型液晶表示装置及びその製造方法

(57)【要約】

【課題】 TFT上部のスペーサのチャージアップによるバックゲート効果を抑制し、画素電極部の電圧保持不良を防止することができるアクティブマトリクス型液晶表示装置及びその製造方法の提供。

【解決手段】 アクティブマトリクス基板のTFT上層に形成される層間絶縁膜7を、感光性のアクリル樹脂の単層又はシリコン硬化膜と感光性のアクリル樹脂との積層構造とし、TFT領域を遮光、コンタクト部6を透過、他の部分を半透過するグレートーンマスクを用いて露光することによって、TFT上に凸部16aを形成するものであり、スペーサ10を介して、カラーフィルタ12a等が形成される対向基板と貼り合わせる際又は貼り合わせた後に、凸部の傾斜部によってスペーサ10をTFTから離す方向に移動させてスペーサのチャージアップの影響を緩和し、バックチャネル部のオフリーク電流の低減を図る。



【特許請求の範囲】

【請求項1】スイッチング素子を有する第1の基板と、前記第1の基板に対向して、スペーサを介して張り合わせてなる第2の基板を有するアクティブマトリクス型液晶表示装置において、少なくとも前記スイッチング素子の一部と重なる領域に凸部が形成されていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】前記凸部は、前記スイッチング素子上に形成された層間絶縁膜を含むことを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項3】前記凸部は、前記第2の基板上に形成されたオーバーコート層を含むことを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項4】前記凸部は、前記スイッチング素子上に形成された層間絶縁膜を含む凸部と、前記第2の基板上に形成されたオーバーコート層を含む凸部からなることを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項5】前記凸部の底部と頂部との段差が、前記スペーサの直径よりも略1μm以上小さくなるように、前記凸部が形成されていることを特徴とする請求項1乃至4のいずれか一に記載のアクティブマトリクス型液晶表示装置。

【請求項6】前記凸部の傾斜部が、前記スイッチング素子全体を覆っていることを特徴とする請求項1乃至5のいずれか一に記載のアクティブマトリクス型液晶表示装置。

【請求項7】前記凸部は、感光性の有機絶縁膜からなることを特徴とする請求項1乃至6のいずれか一に記載のアクティブマトリクス型液晶表示装置。

【請求項8】前記凸部は、無機絶縁膜と感光性の有機絶縁膜との積層膜からなることを特徴とする請求項1乃至6のいずれか一に記載のアクティブマトリクス型液晶表示装置。

【請求項9】前記スイッチング素子は、逆スタガ構造の薄膜トランジスタからなることを特徴とする請求項1乃至8のいずれか一に記載のアクティブマトリクス型液晶表示装置。

【請求項10】スイッチング素子を有する第1の基板と、前記第1の基板に対向して、スペーサを介して張り合わせてなる第2の基板を有するアクティブマトリクス型液晶表示装置の製造方法において、

少なくとも前記スイッチング素子の一部と重なる領域に凸部を形成し、前記第1の基板と前記第2の基板の張り合わせの際、又は、張り合わせ後に、前記凸部の傾斜によって、前記スペーサを前記スイッチング素子から離す方向に移動させることを特徴とするアクティブマトリクス型液晶表示装置の製造方法。

【請求項11】前記凸部を、少なくとも、前記スイッチ

ング素子上の層間絶縁膜に形成することを特徴とする請求項10記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項12】前記凸部を、少なくとも、前記第2の基板上のオーバーコート層に形成することを特徴とする請求項10記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項13】前記凸部を、少なくとも、前記スイッチング素子上の層間絶縁膜と、前記第2の基板上のオーバーコート層とに形成することを特徴とする請求項10記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項14】前記層間絶縁膜に前記凸部を形成するに際し、前記スイッチング素子領域を遮光し、該スイッチング素子上に形成されるソース・ドライン電極と前記層間絶縁膜を介して形成される画素電極とのコンタクト部を透過し、他の部分を所定の透過率で透過するグレートーンマスクを用い、1回の露光で凸部とコンタクトホールとを形成することを特徴とする請求項11又は13に記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項15】前記凸部の底部と頂部との段差が、前記スペーサの直径よりも略1μm以上小さくなるように、前記凸部を形成することを特徴とする請求項10乃至14のいずれか一に記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項16】前記凸部の傾斜部が前記スイッチング素子全体を覆うように、前記凸部を形成することを特徴とする請求項10乃至15のいずれか一に記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項17】前記凸部を、感光性の有機絶縁膜により形成することを特徴とする請求項10乃至16のいずれか一に記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項18】前記凸部を、無機絶縁膜と感光性の有機絶縁膜との積層膜により形成することを特徴とする請求項10乃至16のいずれか一に記載のアクティブマトリクス型液晶表示装置の製造方法。

【請求項19】前記スイッチング素子は、逆スタガ構造の薄膜トランジスタからなることを特徴とする請求項10乃至18のいずれか一に記載のアクティブマトリクス型液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型液晶表示装置の製造方法に関し、特に、薄膜トランジスタ(TFT:Thin Film Transistor)におけるオフリード電流の低減が可能なアクティブマトリクス型液晶表示装置及びその製造方法に関する。

【0002】

【従来の技術】近年、液晶ディスプレイのスイッチ

素子としてTFTを用いるアクティブマトリクス型液晶表示装置の開発が進められている。このアクティブマトリクス型液晶表示装置は、ゲート配線、ドレイン配線、TFT及び画素電極等が形成されたアクティブマトリクス基板とカラーフィルタ、ブラックマトリクス等が形成された対向基板との間に液晶を挟持し、アクティブマトリクス基板と対向基板の各々に設けた電極間又はアクティブマトリクス基板内に設けた複数の電極間に印加した電圧で液晶分子の配向方向を制御して回転又は変化させ、光の透過量を各々の画素で制御するものである。

【0003】又、TFTとしては、アクティブマトリクス基板上に半導体層を形成した場合、ゲート電極を半導体層の上側に、ソース／ドレイン電極を下側に配置した順スタガ構造と、ゲート電極が下側にあって、ソース／ドレイン電極が半導体層を介して上側に配置される逆スタガ構造とが知られており、従来、逆スタガ構造が広く採用されている。ここで、従来の逆スタガ構造のアクティブマトリクス型液晶表示装置について、図10を参照して簡単に説明する。

【0004】図10に示すように、従来のアクティブマトリクス基板は、ガラス基板1上にゲート電極2aが形成され、その上にゲート絶縁膜3を介してTFTの半導体層となる島状のアモルファスシリコン層（以下、a-Si層と記す）4a及びn型不純物を比較的多く含むn+a-Si層4bが設けられている。そして、n+a-Si層4b及びa-Si層4aの一部が除去されてチャネル部が形成され、その両側のn+a-Si層4b上にはドレイン電極5a及びソース電極5bが形成され、その上に基板表面を平坦化等する層間絶縁膜7が設けられている。更に、ソース電極5b上の層間絶縁膜7が取り除かれてコンタクト部6が形成され、各画素及びコンタクト部6にはITO（Indium Thin Oxide）等の透明導電膜からなる画素電極8が形成されている。

【0005】一方、対向基板側には、ガラス基板11上にRGB各色のカラーフィルター12aとブラックマトリクス12bとが形成され、その上にオーバーコート層13を介してITOからなる透明電極14が形成されており、両基板の対向する面に配向膜9が塗布されて所定の方向に配向処理が施されている。そして、両基板はギャップを形成するスペーサ10を介在して張り合わせられ、両基板の隙間に液晶が注入、封止されてアクティブマトリクス型液晶表示装置が形成されている。

#### 【0006】

【発明が解決しようとする課題】このように、アクティブマトリクス型液晶表示装置では、アクティブマトリクス基板と対向基板間のギャップを均一にするために一定の形状のスペーサ10を介して両基板を張り合わせているが、一般に、アクティブマトリクス基板は層間絶縁膜7で、対向基板はオーバーコート層13で平坦化されているために、両基板を張り合わせた際にスペーサ10が

配設される位置を規定することができない。そのため、TFT上部にスペーサ10が配置された場合、スペーサ10のチャージアップによりTFTのバックチャネル部にオフリーク電流が発生してTFTが誤動作を起こし、表示不良となってしまうという問題がある。

【0007】そこで、スペーサのチャージアップに起因するバックチャネル部のオフリーク電流を抑制するために、特開昭63-221322号公報等には、TFT上部のスペーサ10を除去する方法が記載されている。この先願に係るアクティブマトリクス型液晶表示装置について、図11を参照して説明する。図11は、上記公報記載のアクティブマトリクス基板の製造方法の一部を模式的に示す断面図である。

【0008】上記従来例に係るアクティブマトリクス基板は、ガラス基板1上にCrとMoを積層したゲート電極2aが形成され、その上にゲート絶縁膜3を介してa-Si層4aが配設され、更に、n+a-Si層4bと、Cr層及びA1層を積層したソース・ドレイン電極5a、5bが離間して形成されている。そして、TFT上には層間絶縁膜7が設けられており、TFTのチャネル領域上には、更に、外部光がチャネル領域に入射しないように遮光するCr等からなる遮光膜21が設けられている。

【0009】そして、図11(a)に示すように、層間絶縁膜7の上部に、感光性の配向膜9を形成すると共にスペーサ10を均一に分散させ、その後、TFT領域のみ光が透過するフォトマスク20を用いて露光すると、TFT上の配向膜9が感光し、現像によって除去されるが、その際、同時にTFT上のスペーサ10も除去され、図11(b)に示すようなアクティブマトリクス基板が形成される。

【0010】このように、配向膜9の形成と同時にスペーサ10の分散塗布を行い、TFT上部の配向膜9を露光、現像によって除去すると共にTFT上部の配向膜9に覆われたスペーサ10も除去することによって、TFT上部に位置するスペーサ10のみを取り除くことができ、基板間のギャップを維持しつつスペーサ10のチャージアップによるバックチャネル部のオフリーク電流を抑制することができる。しかしながら、上記方法では、TFT上部の配向膜9が取り去られてしまい、TFT部分の液晶配向を制御することができなくなってしまうという問題が生じてしまう。また、この配向制御できない部分を遮光膜等で覆い隠す構造にすると、今度は開口率の低下が問題となってしまう。

【0011】また、バックチャネル部のオフリーク電流の抑制が目的ではないが、特開2000-258800号公報には、スペーサの位置を制御する方法が開示されている。この技術について、図12を参照して説明する。図12に示すように上記公報記載の技術は、ガラス基板1上にゲート電極2a、ゲート絶縁膜3、a-Si

層4aが形成され、チャネル領域の両側にはソース・ドレイン電極5a、5bが形成されている。また、その上層には層間絶縁膜7が形成され、層間絶縁膜7の上のTFT領域近傍には矩形状の突起22が形成されている。

【0012】このように、TFT領域の近傍に突起22を設けることにより、振動又は衝撃などでスペーサ10が光透過領域に移動するのを阻止することができ、光漏れを減少させて表示品質の向上を図ることができる。しかしながら、上記方法では、TFT上部にスペーサ10が配置されるのを防止することはできず、むしろ、突起22によってTFT上のスペーサ10は移動しにくくなってしまう。

【0013】本発明は、上記問題点に鑑みてなされたものであって、その主たる目的は、TFT上部のスペーサのチャージアップによるバックゲート効果を抑制し、画素電極部の電圧保持不良を防止することができるアクティブマトリクス型液晶表示装置及びその製造方法を提供することにある。

#### 【0014】

【問題を解決するための手段】上記目的を達成するため、本発明は、スイッチング素子を有する第1の基板と、前記第1の基板に対向して、スペーサを介して張り合わせてなる第2の基板を有するアクティブマトリクス型液晶表示装置において、少なくとも前記スイッチング素子の一部と重なる領域に凸部が形成されているものである。

【0015】本発明においては、前記凸部は、前記スイッチング素子上に形成された層間絶縁膜を含む構成とすることができる。

【0016】また、本発明においては、前記凸部は、前記第2の基板上に形成されたオーバーコート層を含む構成とすることもできる。

【0017】また、本発明においては、前記凸部は、前記スイッチング素子上に形成された層間絶縁膜を含む凸部と、前記第2の基板上に形成されたオーバーコート層を含む凸部からなる構成とすることもできる。

【0018】また、本発明においては、前記凸部の底部と頂部との段差が、前記スペーサの直径よりも略1μm以上小さくなるように、前記凸部が形成されている構成とすることもできる。

【0019】また、本発明においては、前記凸部の傾斜部が、前記スイッチング素子全体を覆っている構成とすることもできる。

【0020】また、本発明においては、前記凸部は、感光性の有機絶縁膜、又は、無機絶縁膜と感光性の有機絶縁膜との積層膜からなる構成とすることもできる。

【0021】また、本発明においては、前記スイッチング素子は、逆スタガ構造の薄膜トランジスタからなることが好ましい。

【0022】本発明の製造方法は、スイッチング素子を有する第1の基板と、前記第1の基板に対向して、スペーサを介して張り合わせてなる第2の基板を有するアクティブマトリクス型液晶表示装置の製造方法において、少なくとも前記スイッチング素子の一部と重なる領域に凸部を形成し、前記第1の基板と前記第2の基板の張り合わせの際、又は、張り合わせ後に、前記凸部の傾斜によって、前記スペーサを前記スイッチング素子から離す方向に移動させるものである。

【0023】本発明においては、前記凸部を、少なくとも、前記スイッチング素子上の層間絶縁膜に形成する構成とすることができる。

【0024】また、本発明においては、前記凸部を、少なくとも、前記第2の基板上のオーバーコート層に形成する構成とすることもできる。

【0025】また、本発明においては、前記凸部を、少なくとも、前記スイッチング素子上の層間絶縁膜と、前記第2の基板上のオーバーコート層とに形成する構成とすることもできる。

【0026】また、本発明においては、前記層間絶縁膜に前記凸部を形成するに際し、前記スイッチング素子領域を遮光し、該スイッチング素子上に形成されるソース・ドレイン電極と前記層間絶縁膜を介して形成される画素電極とのコンタクト部を透過し、他の部分を所定の透過率で透過するグレートーンマスクを用い、1回の露光で凸部とコンタクトホールとを形成することが好ましい。

【0027】このように、本発明の構成によれば、アクティブマトリクス基板に形成する層間絶縁膜又は対向基板に形成するオーバーコート層を薄膜トランジスタが形成される領域で厚くなるようになだらかな凸状に形成することにより、スペーサを介して両基板を張り合わせる際又は張り合わせた後に、薄膜トランジスタ上部に散布されたスペーサを薄膜トランジスタから離すように移動させることができ、スペーサのチャージアップに起因するバックチャネル部のオフリーク電流を低減することができる。

#### 【0028】

【発明の実施の形態】本発明に係るアクティブマトリクス型液晶表示装置は、その好ましい一実施の形態において、アクティブマトリクス基板のTFT上層に形成される層間絶縁膜を、感光性のアクリル樹脂の単層又はシリコン塗化膜上に感光性のアクリル樹脂を積層した積層構造とし、TFT領域を遮光し、コンタクト部を透過し、他の部分を半透過するグレートーンマスクを用いて露光することによって、TFT上に頂部を有するなだらかな凸状に形成するものであり、スペーサを介して、カラーフィルタ、ブラックマトリクス等が形成される対向基板と張り合わせる際又は張り合わせた後に、凸状の傾斜部によってスペーサをTFTから離す方向に移動させてス

ペーサのチャージアップの影響を緩和し、バックチャネル部のオフリーク電流の低減を図るものである。

#### 【0029】

【実施例】上記した本発明の実施の形態についてさらに詳細に説明すべく、本発明の実施例について図面を参照して説明する。

【0030】[実施例1]まず、本発明の第1の実施例に係るアクティブマトリクス型液晶表示装置及びその製造方法について、図1乃至図5を参照して説明する。図1は、第1の実施例に係るアクティブマトリクス型液晶表示装置の構造を示す図であり、図2のA-A'線における断面図である。図2は、第1の実施例に係るアクティブマトリクス基板の構造を示す平面図である。また、図3及び図4は、アクティブマトリクス型液晶表示装置の製造方法の一部を模式的に示す断面図であり、図5は、本実施例の他の構成を示す断面図である。

【0031】まず、図1及び図2を参照して、本実施例のチャネルエッチ型アクティブマトリクス型液晶表示装置の構造について説明する。アクティブマトリクス基板には、ゲート配線2とドレイン配線5とが互いに直交する方向に形成され、ゲート配線2及びドレイン配線5の交差部近傍にはスイッチング素子として薄膜トランジスタ(TFT)4が配設され、TFT4のバックチャネル部の両側には、ソース・ドレイン電極5a、5bが接続されている。そして、TFT4及びソース・ドレイン電極5a、5b上には、本実施例の特徴部分である層間絶縁膜7がTFT4上部で厚くなるように形成されている。そして、ソース電極5b上の層間絶縁膜7が除去されてコンタクト部6が形成され、コンタクト部6及び画素領域には画素電極8が配設されている。

【0032】また、アクティブマトリクス基板に対向する対向基板には、ガラス基板11上にRGB各色のカラービニールを行なうためのカラーフィルタ12aとアクティブマトリクス基板のTFT及び配線に入射する光を遮光するブラックマトリクス12bとが形成され、その上にはオーバーコート層13を介してITOからなる透明電極14が形成されている。そして、両基板の対向面側には配向膜9が設けられ、スペーサ10を介して両基板が張り合わされるが、本実施例の構造ではTFT上の層間絶縁膜7が厚く形成されて凸部16aが設けられているため、TFT上部に散布されたスペーサ10はギャップの大きい領域(図では左方向)に移動するようになっている。そして、このギャップに液晶が挿入され、液晶表示装置が形成される。

【0033】次に、上記構造のアクティブマトリクス型液晶表示装置の製造方法について、図3及び図4を参照して説明する。なお、図3及び図4は一連の製造工程を示すものであり、作図の都合上分図したものである。まず、図3(a)に示すように、一般的なプロセスを用いてTFT4を形成する。具体的には、ガラス基板1上

に、例えば、スパッタ法を用いてCrを200nm程度の膜厚で堆積した後、公知のリソグラフィ技術及びエッチング技術を用いてパターンニングしてゲート電極2aを形成する。その後、例えば、CVD法を用いてシリコン塗化膜からなるゲート絶縁膜3を500nm程度、TFT4の半導体層となるa-Si層4aとn+a-Si層4bとをそれぞれ300nm、50nm程度の膜厚で順次堆積し、a-Si層4a及びn+a-Si層4bをパターンニングして島状のTFT領域を形成する。

【0034】次に、図3(b)に示すように、例えば、スパッタ法を用いてCrを150nm程度の膜厚で堆積し、その上にレジストパターン15を形成し、ドライエッチング法を用いてCrをパターンニングして、ドレイン配線5及びソース・ドレイン電極5a、5bを形成する。その後、ドレイン電極5aとソース電極5bとで挟まれたチャネル領域が露出するようにn+a-Si層4b及びa-Si層4aの一部を除去してチャネルエッチングを行う。このチャネルエッチングは、例えば、エッチングガス流量500sccm、ガス圧力20Pa、RFパワー600W程度の条件で行うことができ、表面から100nm程度の深さまで掘り込んでエッチングを終了する。

【0035】そして、レジストパターン15を除去して基板全面に層間絶縁膜7を堆積するが、本実施例では、図3(c)に示すように、TFT上部で層間絶縁膜7の膜厚が大きくなるように層間絶縁膜7の粘性、塗布条件、露光条件を設定する。具体的には、層間絶縁膜7として、粘度が5~15Pa·s程度の感光性アクリル樹脂を用い、回転数1000~2000rpm、10~20秒の条件で塗布した後、220°C程度の温度で1時間程度焼成して膜厚2.5~3.5μm程度の層間絶縁膜7を形成する。

【0036】その後、GHI線を用いて露光を行うが、その際、TFT領域に適度な傾斜を有する凸部16aが形成され、かつ、ソース電極5bのコンタクト部6にコンタクトホールが形成されるように、TFT上部に遮光領域17a、コンタクト部6上に透過領域17c、その他の領域に半透過領域17bが形成されたグレートーンマスク18を用いる。このグレートーンマスク18で露光した後、現像を行うと、TFT領域は露光されていないために層間絶縁膜7はそのまま残り、他の領域は多少膜減りして薄くなり、コンタクト部6はソース電極5bに到達するコンタクトホールが形成される。その後、所定の温度で熱処理を施すと、TFT上部になだらかな傾斜を有する凸部16aが形成される。

【0037】なお、層間絶縁膜7の膜厚が厚すぎると、コンタクトホールの形成が困難となったり、その後に形成する画素電極8が断線しやすくなり、また、層間絶縁膜7の膜厚が薄すぎると、TFT上に適度な傾斜を有する凸部16aを形成することができなくなるため、層間

絶縁膜7の塗布膜厚及び平坦部と凸部16aとの段差を適宜調整する必要があり、本願発明者の実験によれば、例えば、凸部16aの段差がスペーサ10の直径よりも略1μm以上小さくなるように設定すると、スペーサ10を確実に移動させることができることを確認している。また、傾斜領域がソース・ドレイン電極5a、5b端部まで延びるように形成すると、スペーサ10のチャージアップの影響を問題ないレベルにまで抑制することができる。

【0038】なお、上記説明ではグレートーンマスク18を用いて1回の露光で凸部16aとコンタクトホールとを形成したが、露光を2回に分けて、1回目の露光でTFT領域以外に少ない量の光を照射し、2回目の露光でコンタクト部6のみにコンタクトホールを貫通できる量の光を照射する方法を用いても良い。また、層間絶縁膜7としては、感光性アクリル樹脂等の有機層間膜の単層構造としても良く、また、シリコン窒化膜等の無機層間膜と有機層間膜の積層構造としても良い。

【0039】その後、図4(a)に示すように、ITO等の透明電極からなる画素電極8を40nm程度の膜厚で形成し、コンタクト部6において、各画素電極8とソース電極5bとを接続する。そしてその上に、配向膜9を塗布して所定の方向に配向処理を施す。

【0040】一方、図4(b)に示すように、TFT基板に対向する対向基板は、ガラス基板11上にRGB各色のカラーフィルタ12aを各画素に対応させて形成し、アクティブマトリクス基板のTFT及び配線に対応する位置にブラックマトリクス12bを形成して、その上にオーバーコート層13を介してITOからなる透明電極14を形成し、その上に配向膜9を塗布して所定の方向に配向処理を施す。

【0041】そして、例えば直径4~5μmの無機質微粒子からなるスペーサ10を散布した後、両基板を張り合わせる。すると、散布した状態ではスペーサ10は基板上にランダムに配置され、TFT上部にもスペーサ10が配置される場合もあるが、本実施例ではTFT上部の層間絶縁膜7に凸部16aが形成されているため、基板の張り合わせの際、TFT上部のスペーサ10は凸部16aの傾斜に沿ってギャップの大きい部分(図4(b)では矢印方向)に向かって移動する。その後、両基板のギャップに液晶を注入して本実施例のアクティブマトリクス型液晶表示装置が完成する。

【0042】このように、本実施例のアクティブマトリクス型液晶表示装置及び製造方法によれば、グレートーンマスク18又は複数回の露光を用いてTFT4のバックチャネル上部の層間絶縁膜7を厚く、凸状となるように形成することによって、TFT上に散布されたスペーサ10をTFTから離れる方向に移動させることができるため、スペーサ10のチャージアップの影響を緩和し、バックチャネル部のオフリード電流を抑制すること

が可能となる。また、張り合わせ後の振動、衝撃によつてもスペーサ10がTFTに近づく方向に移動することなく、液晶表示装置の性能の劣化を防止することができる。

【0043】なお、本実施例では逆スタガ構造のチャネルエッチ型TFTを有する液晶表示装置について説明したが、本発明は上記実施例に限定されるものではなく、図5に示すようなチャネル保護型の液晶表示装置や、順スタガ構造のTFTを有する液晶表示装置にも適用することができる。また、スペーサ10の移動方向を制御するために凸部16aの頂部から放射状に溝を形成することもでき、この溝をガイドとしてスペーサ10を移動させることにより、スペーサ10を所望の方向に確実に移動させることができる。

【0044】【実施例2】次に、本発明の第2の実施例に係るアクティブマトリクス型液晶表示装置の構造及び製造方法について、図2及び図6乃至図8を参照して説明する。図6は、第2の実施例に係るアクティブマトリクス型液晶表示装置の構造を示す断面図であり、図7及び図8は、アクティブマトリクス型液晶表示装置の製造方法の一部を模式的に示す工程断面図である。なお、本実施例は、凸部を対向基板側に形成することを特徴とするものである。

【0045】まず、図2及び図6を参照して、本実施例のアクティブマトリクス型液晶表示装置の構造について説明すると、アクティブマトリクス基板には、ゲート配線2とドレイン配線5とその交差部近傍にTFT4が配設され、TFT4には、ソース・ドレイン電極5a、5bが接続されている。そして、TFT4及びソース・ドレイン電極5a、5b上には層間絶縁膜7が形成されるが、本実施例ではアクティブマトリクス基板には凸部を形成しないため平坦な形状としている。そして、ソース電極5b上の層間絶縁膜7が除去されてコンタクト部6が形成され、コンタクト部6及び画素領域には画素電極8が配設されている。

【0046】一方、対向基板には、ガラス基板11上にカラーフィルタ12aとブラックマトリクス12bとが形成され、その上には本実施例の特徴部分であるオーバーコート層13がTFT4に対向する部分で厚くなるように形成され、更にその上層にはITOからなる透明電極14が形成されている。そして、両基板の対向面側には配向膜9が設けられ、スペーサ10を介して両基板が張り合わせられるが、本実施例の構造ではTFT4に対向する部分のオーバーコート層13が厚く形成されて凸部16bが設けられているため、TFT上部に散布されたスペーサ10はギャップの大きい領域に移動するようになっている。そして、このギャップに液晶が狭持され、液晶表示装置が形成されている。

【0047】次に、上記構造のアクティブマトリクス型液晶表示装置の製造方法について、図7及び図8を参照

して説明する。なお、図7及び図8は一連の製造工程を示すものであり、作図の都合上分図したものである。前記した第1の実施例と同様に、ガラス基板1上に、例えば、スパッタ法を用いてCrを200nm程度の膜厚で堆積、パターンニングしてゲート電極2aを形成し、その後、CVD法を用いてシリコン窒化膜からなるゲート絶縁膜3を500nm程度、TFT4の半導体層となるa-Si層4aとn+a-Si層4bとをそれぞれ300nm、50nm程度の膜厚で順次堆積し、a-Si層4a及びn+a-Si層4bをパターンニングして島状のTFT領域を形成する(図7(a)参照)。

【0048】次に、例えば、スパッタ法を用いてCrを150nm程度の膜厚で堆積し、その上に形成したレジストパターン15をマスクとしてパターンニングして、ドレイン配線5及びソース・ドレイン電極5a、5bを形成する。その後、n+a-Si層4b及びa-Si層4aの一部を除去してチャネルエッチングを行う(図7(b)参照)。そして、レジストパターン15を除去して基板全面に感光性アクリル樹脂等の有機層間膜の単層、または、シリコン窒化膜等の無機層間膜と有機層間膜の積層構造の層間絶縁膜7を堆積し、コンタクト部6の層間絶縁膜7を除去した後、ITO等の透明電極からなる画素電極8を形成する(図7(c)参照)。

【0049】一方、図8(a)に示すように、対向基板には、ガラス基板11上にRGB各色のカラーフィルタ12aを各画素に対応させて形成した後、アクティブマトリクス基板のTFT及び配線に対応する位置にブラックマトリクス12bを形成する。そして、その上に感光性アクリル樹脂、感光性エポキシ樹脂等からなるオーバーコート層13を形成するが、本実施例では、アクティブマトリクス基板のTFTに対応する部分の膜厚が厚くなるように形成することを特徴としている。

【0050】具体的には、オーバーコート層13をスピンドルコート法によって所定の膜厚で塗布した後、TFTに対応する部分が遮光され、他の部分が透過するフォトマスクを用い、透過領域のオーバーコート層13が完全には除去されずにある程度残るような光量で露光した後、現像、加熱処理を行うことによって、TFTに対応する部分に凸部16bが形成される。なお、凸部16bの傾斜部分がソース・ドレイン電極5a、5b端部まで広がるようにすることが好ましく、遮光領域と透過領域との間に半透過領域を形成したグレートーンマスクを用いると、傾斜部分をより正確に形成することができる。また、オーバーコート層13の平坦部と凸部16bとの段差は、スペーサ10の直径よりも略1μm以上小さくなるように設定すると、スペーサ10を確実に移動させることができる。

【0051】その後、図8(b)に示すように、オーバーコート層13を介してITOからなる透明電極14を形成し、その上に配向膜9を塗布して所定の方向に配向

処理を施す。

【0052】そして、例えば直径4~5μmの無機質微粒子からなるスペーサ10を散布してアクティブマトリクス基板と対向基板とを対向するように(図8(b)の対向基板を上下逆さまにして張り合わせる)と、散布した状態ではスペーサ10は基板上にランダムに配置され、TFT上部にもスペーサ10が配置される場合もあるが、本実施例では、TFT上部のオーバーコート層13に凸部16bが形成されているため、基板の張り合わせの際、TFT上部のスペーサ10は凸部16bの傾斜に沿ってギャップの大きい部分に向かって移動して、図8(c)に示すような状態となる。その後、両基板のギャップに液晶を注入して本実施例のアクティブマトリクス型液晶表示装置が完成する。

【0053】このように、本実施例のアクティブマトリクス型液晶表示装置及び製造方法によれば、対向基板のTFTに対応する部分のオーバーコート層13を厚く、凸状となるように形成することによって、TFT上に散布されたスペーサ10をTFTから離れる方向に移動させることができるために、スペーサ10のチャージアップの影響を緩和し、バックチャネル部のオフリード電流を抑制することができる。また、張り合わせ後の振動、衝撃によってもスペーサ10がTFTに近づく方向に移動することなく、液晶表示装置の性能の劣化を防止することができる。

【0054】なお、図6乃至図8では、チャンネルエッチ型のTFTを有する液晶表示装置について説明したが、前記した第1の実施例と同様に、チャネル保護型や順次ガ構造の液晶表示装置にも同様に適用することができる。

【0055】【実施例3】次に、本発明の第3の実施例に係るアクティブマトリクス型液晶表示装置の構造について、図9を参照して説明する。図9は、第3の実施例に係るアクティブマトリクス型液晶表示装置の構造を示す断面図である。なお、本実施例は、凸部をアクティブマトリクス基板と対向基板の双方に形成することを特徴とするものである。

【0056】図9に示すように、本実施例のアクティブマトリクス基板は、前記した第1の実施例と同様に、ガラス基板1上に、Crからなるゲート電極2aと、シリコン窒化膜からなるゲート絶縁膜3と、島状のa-Si層4a及びn+a-Si層4bと、Crからなるソース・ドレイン電極5a、5bとが形成され、n+a-Si層4b及びa-Si層4aの一部が除去されてチャネル部が形成されている。そして、その上には、TFT上に凸部16aを有する層間絶縁膜7が形成されている。

【0057】また、対向基板には、ガラス基板11上にカラーフィルタ12aとブラックマトリクス12bとが形成され、その上には層間絶縁膜7の凸部16aに対応する位置に凸部16bを有するオーバーコート層13が

形成され、その上にはITOからなる透明電極14が形成されている。そして、両基板の対向面側には配向膜9が設けられ、配向処理が施されている。

【0058】そして、スペーサ10を介して両基板が張り合わされるが、本実施例の構造ではTFT部分の層間絶縁膜7及びオーバーコート層13が厚く形成されてギャップは小さく、TFT上部に散布されたスペーサ10はギャップの大きい領域に移動しやすい構造となっている。従って、前記した第1及び第2の実施例よりも、スペーサ10をTFTから離れる方向に確実に移動させることができるために、スペーサ10のチャージアップの影響を緩和し、バックチャネル部のオフリーク電流を抑制することが可能となる。

【0059】なお、上記各実施例ではカラーフィルタを対向基板に形成する構造のアクティブマトリクス型液晶表示装置について説明したが、本発明は上記実施例に限定されるものではなく、アクティブマトリクス基板側にカラーフィルタを形成するCFT TFT構造にも適用することができる。

【0060】

【発明の効果】以上説明したように、本発明のアクティブマトリクス型液晶表示装置及びその製造方法によれば、スペーサのチャージアップに起因するバックチャネル部のオフリーク電流を低減することができるという効果が得られる。

【0061】その理由は、アクティブマトリクス基板に形成する層間絶縁膜又は対向基板に形成するオーバーコート層をTFTが形成される領域で厚くなるように形成することにより、スペーサを介して両基板を張り合わせる際又は張り合わせた後に、TFT上部に散布されたスペーサをTFTから離すように移動させることができ、スペーサのチャージアップの影響を緩和することができるからである。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施例に係るアクティブマトリクス型液晶表示装置の構造を示す断面図である。

【図2】本発明の第1の実施例に係るアクティブマトリクス基板の構造を示す平面図である。

【図3】本発明の第1の実施例に係るアクティブマトリクス型液晶表示装置の製造方法の一部を模式的に示す工程断面図である。

【図4】本発明の第1の実施例に係るアクティブマトリクス型液晶表示装置の製造方法の一部を模式的に示す工程断面図である。

【図5】本発明の第1の実施例に係るアクティブマトリクス型液晶表示装置の他の構造を示す図である。

【図6】本発明の第2の実施例に係るアクティブマトリ

クス型液晶表示装置の構造を示す断面図である。

【図7】本発明の第2の実施例に係るアクティブマトリクス型液晶表示装置の製造方法の一部を模式的に示す工程断面図である。

【図8】本発明の第2の実施例に係るアクティブマトリクス型液晶表示装置の製造方法の一部を模式的に示す工程断面図である。

【図9】本発明の第3の実施例に係るアクティブマトリクス型液晶表示装置の構造を示す断面図である。

【図10】従来のアクティブマトリクス基板の構成を示す図である。

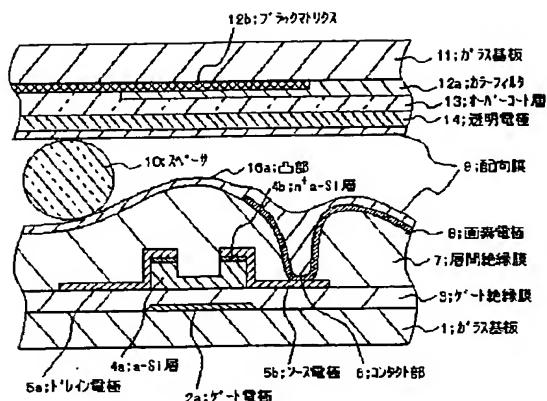
【図11】従来のアクティブマトリクス基板の構成及び製造方法の一部を模式的に示す断面図である。

【図12】従来のアクティブマトリクス基板の構成を示す図である。

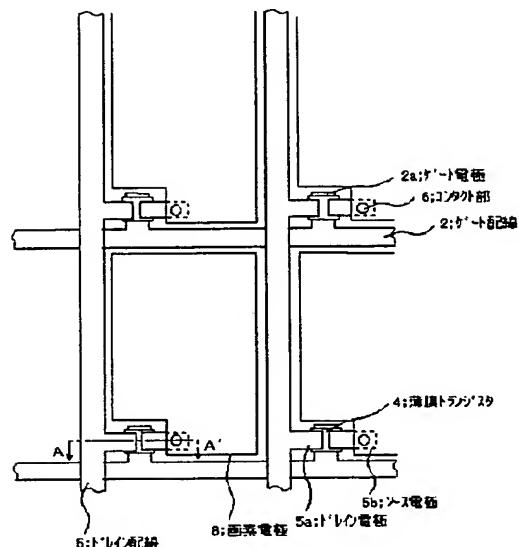
#### 【符号の説明】

- 1 ガラス基板
- 2 ゲート配線
- 2a ゲート電極
- 3 ゲート絶縁膜
- 4 薄膜トランジスタ
- 4a a-Si層
- 4b n+a-Si層
- 4c 不活性層
- 5 ドレイン配線
- 5a ドレイン電極
- 5b ソース電極
- 6 コンタクト部
- 7 層間絶縁膜
- 8 画素電極
- 9 配向膜
- 10 スペーサ
- 11 ガラス基板
- 12 カラーフィルタ
- 13 オーバーコート層
- 14 透明電極
- 15 フォトレジスト
- 16a, 16b 凸部
- 17a 遮光領域
- 17b 半透過領域
- 17c 透過領域
- 18 グレートーンマスク
- 19 チャネル保護膜
- 20 フォトマスク
- 21 遮光膜
- 22 突起

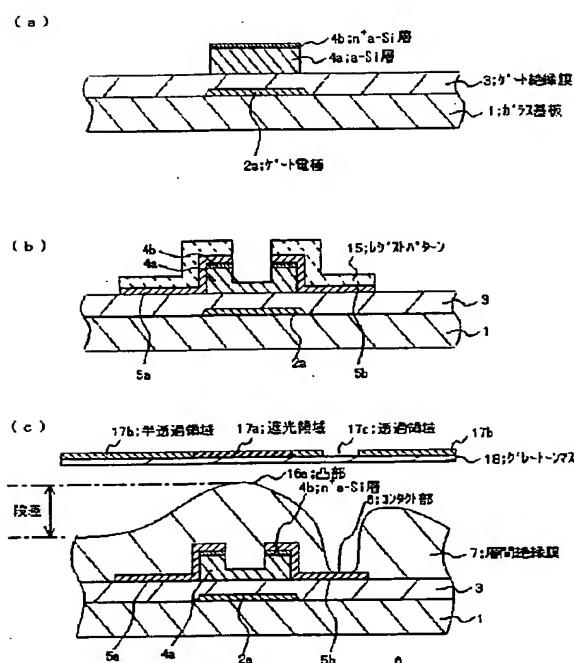
【図1】



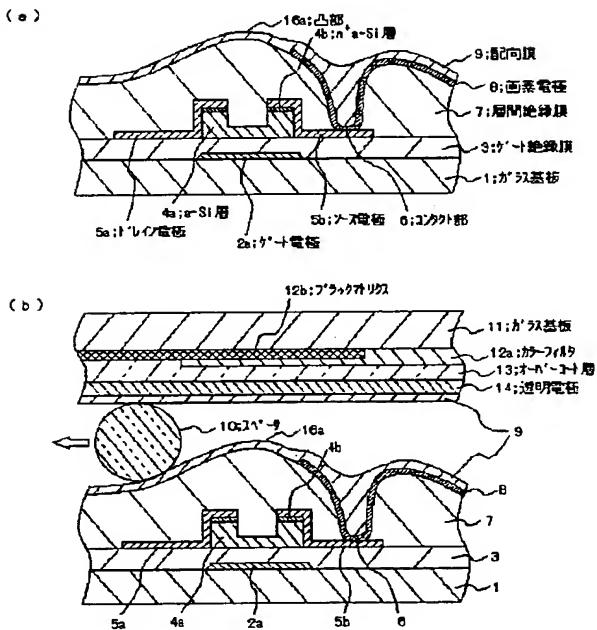
【図2】



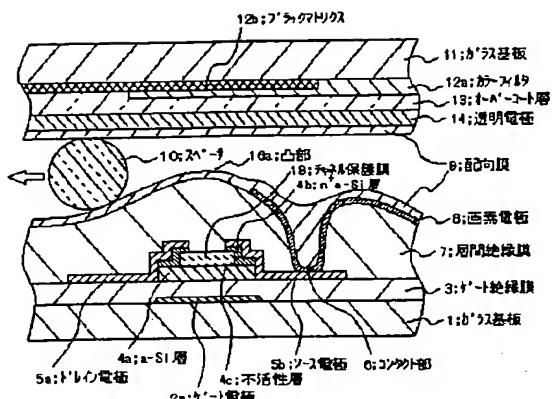
【図3】



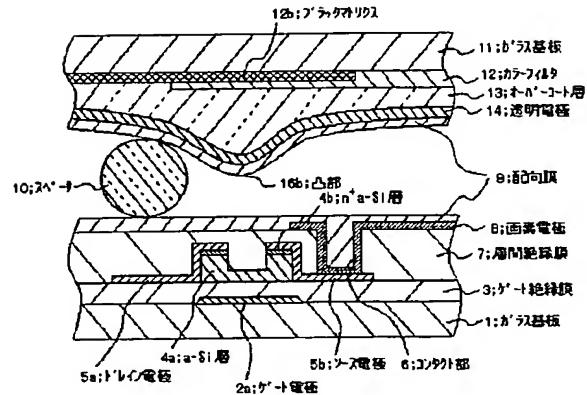
【図4】



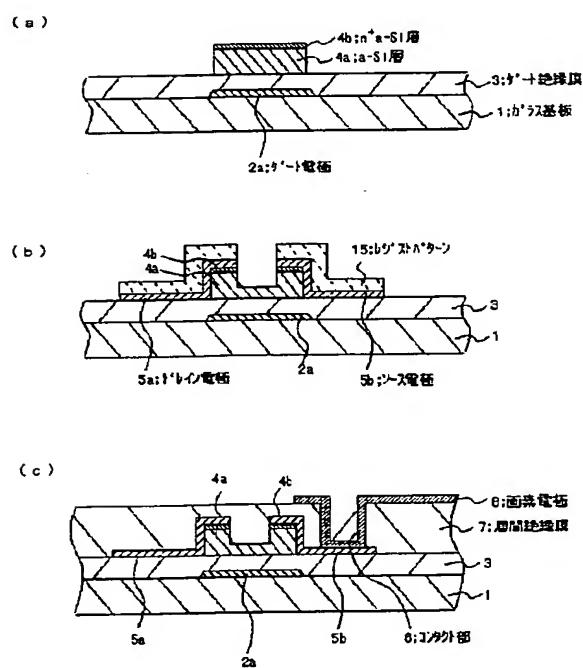
〔図5〕



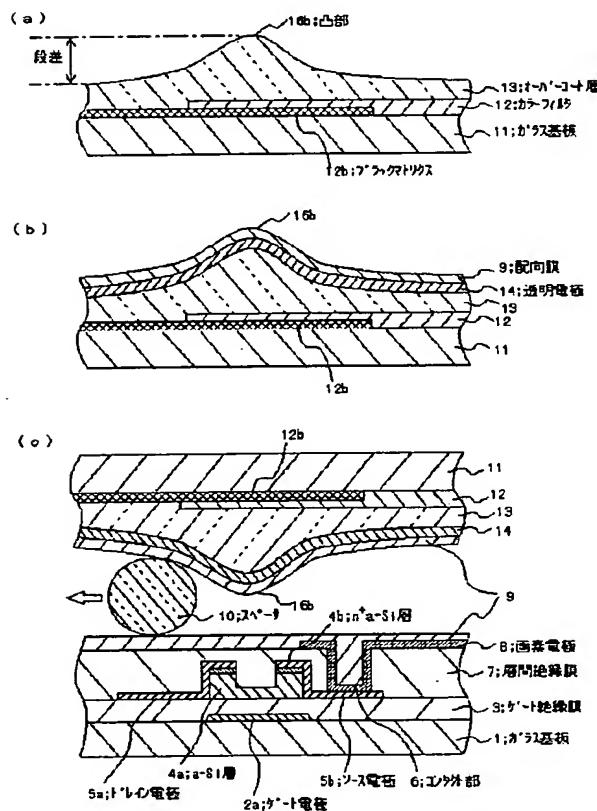
〔図6〕



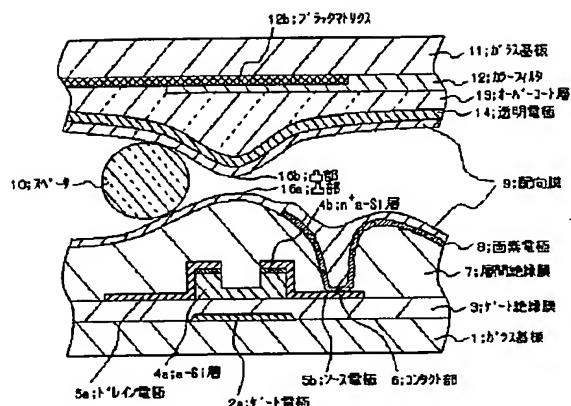
(図7)



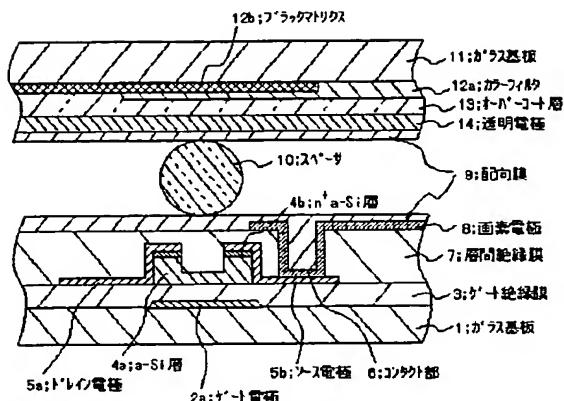
〔 8 〕



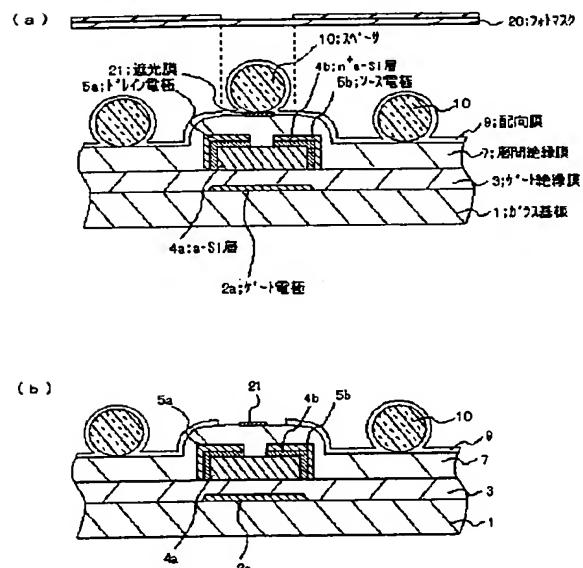
【図9】



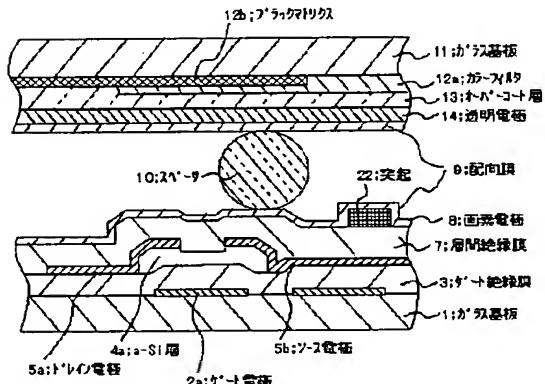
【図10】



【図11】



【図12】



フロントページの続き

(51) Int.CI.7

識別記号

G 09 F 9/35

H 01 L 21/336

29/786

F I

G 09 F 9/35

H 01 L 29/78

「マークコード」(参考)

6 1 9 A

6 1 2 Z

Fターム(参考) 2H090 HA07 HB02X HD01 HD07  
LA02 LA04  
2H092 HA01 HA28 JA26 KB24 KB25  
NA23  
5C094 AA22 BA03 BA43 CA19 DA15  
EA04 EA07 EC03 JA08  
5F110 AA06 BB01 CC05 CC07 DD02  
EE04 EE44 FF03 FF29 GG02  
GG15 GG24 GG44 HK04 HK09  
HK16 HK21 HK33 NN03 NN23  
NN27 NN36 NN40 NN72 QQ02